

POWERED BY **Dialog**

SOLID-STATE IMAGE SENSING DEVICE

Publication Number: 08-116043 (JP 8116043 A) , May 07, 1996

Inventors:

- TAKAYANAGI ISAO

Applicants

- OLYMPUS OPTICAL CO LTD (A Japanese Company or Corporation), JP (Japan)

Application Number: 06-277158 (JP 94277158) , October 18, 1994

International Class (IPC Edition 6):

- H01L-027/146

JAPIO Class:

- 42.2 (ELECTRONICS--- Solid State Components)
- 44.6 (COMMUNICATION--- Television)

Abstract:

PURPOSE: To provide a solid-state image sensing device provided with a photoelectric conversion element as a pixel, which is constituted so that even if the gate length is made long to increase the area of the optical opening part, the channel length is not changed.

CONSTITUTION: An n(sup +) source region 3 and n(sup +) drain regions 4 are formed in an n(sup -) channel layer 2 grown on a p-type substrate 1, gate electrodes 6 are formed between the region 3 and the regions 4 via gate oxide films 5 and moreover, n-type channel length control regions 7 are formed on the sides of the regions 4 under the electrodes 6 to constitute a CMD pixel. The impurity concentration in the surfaces of the regions 7 is determined to an extent that when a negative bias is applied to the electrodes 6 at the time of storage of charges, the electrodes 6 are depleted.

JAPIO

© 2004 Japan Patent Information Organization. All rights reserved.

Dialog® File Number 347 Accession Number 5160543

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-116043

(43) 公開日 平成8年(1996)5月7日

(51) Int.Cl.⁶
H 0 1 L 27/146

識別記号 庁内整理番号

F I

技術表示箇所

H 0 1 L 27/ 14

A

審査請求 未請求 請求項の数2 F D (全 6 頁)

(21) 出願番号 特願平6-277158

(22) 出願日 平成6年(1994)10月18日

(71) 出願人 000000376

オリンパス光学工業株式会社
東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 高柳 功

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

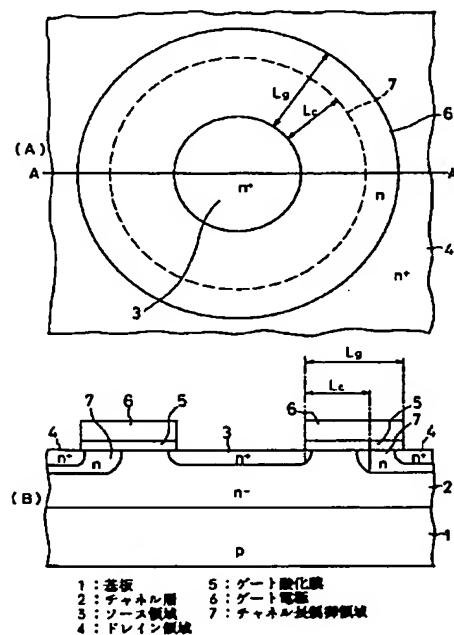
(74) 代理人 弁理士 最上 健治

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【目的】 光学的開口部の面積を増大させるためゲート長を長くしてもチャネル長が変化しないように構成した光電変換素子を画素として備えた固体撮像装置を提供する。

【構成】 p型基板1上に成長させたn⁻チャネル層2内にn⁺ソース領域3とn⁺ドレイン領域4を形成し、n⁺ソース領域3とn⁺ドレイン領域4の間にゲート酸化膜5を介してゲート電極6を形成し、更にゲート電極6下のドレイン領域4側に、nチャネル長制御領域7を形成してCMD画素を構成する。そしてチャネル長制御領域7の表面不純物濃度は、蓄積時にゲート電極6に負バイアスを印加したとき空乏化する程度に設定する。



【特許請求の範囲】

【請求項1】 入射光により半導体内部で光励起された光生成キャリアを蓄積する電荷蓄積領域と、該蓄積される光生成キャリアの極性ととは逆極性の第1及び第2の半導体領域により形成された第1及び第2の主電極領域と、前記電荷蓄積領域の電位を容量結合により制御する制御電極とで構成され、非選択時には前記制御電極に第1の所定の電圧を印加することにより前記第1及び第2の主電極領域間に流れる電流をカットオフさせると共に、選択時には前記制御電極に第2の所定の電圧を印加することにより前記電荷蓄積領域に蓄積された前記光生成キャリアの電荷に依存した電気信号を前記第1及び第2の主電極領域間に発生させ、前記入射光の強度を検出することが可能な光電変換素子を画素として用いた固体撮像装置において、前記第1及び第2の主電極領域間の一部に、該第1及び第2の半導体領域と同極性の不純物領域により形成した第3の半導体領域を設けると共に、前記第1の所定の電圧を前記制御電極に印加する際には前記第3の半導体領域は空乏化し、且つ前記第2の所定の電圧を前記制御電極に印加した場合には、前記第3の半導体領域の一部又は全体が電荷中性状態となるように構成したことを特徴とする固体撮像装置。

【請求項2】 前記入射光の強度を検出することが可能な光電変換素子として、電荷変調素子などの内部増幅機能を有する受光素子を用いたことを特徴とする請求項1記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、制御領域に光生成電荷を蓄積し入射光強度を検出する受光素子を画素として用いた固体撮像装置に関する。

【0002】

【従来の技術】従来より、トランジスタの制御領域に光生成電荷を蓄積し入射光強度を検出する方式の受光素子を画素として用いた固体撮像装置には、特開昭61-84059号等に開示されている電荷変調素子（Charge Modulation Device ;以下CMDと略称する）、IEEE Trans. Electron Devices, vol.35, No.5, pp.646-652, 1988に開示されているFGA、IEEE Trans. Electron Devices, vol.38, No.5, pp.1011-1020, 1991に開示されているBCMD等種々の素子を用いたものが知られている。その一例として、例えば上記特開昭61-84059号に開示されているCMDは、非常に簡単な構造で1つの画素を構成することが可能なため、固体撮像装置の小型化や多画素化が容易であると共に、画素内で光信号を増幅して出力するいわゆる増幅型の受光素子であるためノイズの混入が抑制され、高精度の画像入力が可能になるなどの利点を有している。更に本発明者らの解析により、CMDは高速動作における特性が優れていることが明らかになっており、高フレームレートでの撮像など

にも向いている。

【0003】次に、CMDの画素構造について簡単に説明する。図5の（A）には、従来のCMDの画素の平面構造を示し、図5の（B）には図5の（A）におけるA-A'間の断面構造を示している。図において、1はp⁻基板、2はn⁻チャンネル層、3はn⁺ソース領域、4はn⁺ドレイン領域、5はゲート絶縁膜、6は透明ゲート電極であり、図5の（A）には表面から見える部分についてのみ番号を付して示している。

【0004】次に、このような構成のCMD画素の受光動作について説明する。まず、入射光11はゲート電極6及びゲート絶縁膜5を透過してチャンネル層2に入り、そこで電子-正孔対を生成する。そのうちの正孔が逆バイアスされているゲート電極6の直下に蓄積され、その結果、チャンネル層2の表面電位が上昇する。それによりソース領域3とドレイン領域4との間に存在する電子に対する電位障壁が低下し、n⁻チャンネル層2中を流れるチャンネル電流が変調を受ける。したがって、この電流の変調を検知することにより、CMDに入射している光量を検出することができる。

【0005】

【発明が解決しようとする課題】ところで、上記構成の従来のCMD画素においては、ゲート長L_gは受光領域を定義する長さであると共に、電気的能動素子としてのチャンネル長さにも対応する。すなわち、ゲート長L_gを短くするとCMDのパンチスルー特性が強まり、CMDの電気的特性は電流が流れやすい状態、つまりオン特性となる。CMDのオン特性が強まると、読み出し時のCMDの出力信号電流が増大し、外部ノイズに対するS/Nは向上されるが、CMDをカットオフするためには、大きな負電圧をゲート電極に印加する必要性が生じ、CMDのゲート電極に印加する駆動パルスの振幅を大きくする必要がある。したがって、CMD駆動回路の耐圧を上げる必要があると共に、消費電力が増大してしまうという問題が生じる。

【0006】またゲート長L_gを長くすると、CMDの電気的特性は電流が流れにくい状態、つまりオフ特性となる。この場合は、CMDの出力電流が減少してしまうことにより、高いS/Nを得ることが困難になるという問題がある。ゲート長L_gを大きくした場合の別の問題としては、光学的開口率は増大するものの、正孔を蓄積する面積が増大することから蓄積部の容量も増大し、蓄積された電荷による表面電位の変化が抑制されるので、出力電流の変調が弱くなり、感度の改善が得られないことがある。

【0007】このような背景から、CMDのゲート長はCMDの画素サイズに因らず1.5～2μm程度に限定されている。この制限のため、画素面積と光学的開口率との関係は、画素面積は画素ピッチの自乗に比例して増大していくのに対し、CMDの受光部の面積は円周長すな

わち画素ピッチに比例するので、例えば1画素当たりの面積を増大させていくと、開口率が著しく低下してしまうという問題がある。また感度向上のため画素ごとにマイクロレンズを設ける手段があるが、CMDの開口形状が実質的に細長い円周形になるため、精度よく集光することが必要となり、それがマイクロレンズ設計を困難にしているといった問題がある。

【0008】このような問題はCMDに限らず、FGAやBCMD等、光生成電荷の蓄積部と出力信号の制御領域とを兼ね、且つ主電極が半導体表面に設けられているような光電変換素子においては本質的に共通の問題である。

【0009】本発明は、従来のCMD等の内部増幅機能を有する受光素子を画素として用いた固体撮像装置における上記問題点を解消するためになされたもので、画素の受光部を広げても電荷蓄積容量の増大を防止し、開口率が向上すると共に光電変換の感度を増大させた固体撮像装置を提供することを目的とする。

【0010】

【課題を解決するための手段及び作用】上記問題点を解決するため、本発明は、入射光により半導体内部で光励起された光生成キャリアを蓄積する電荷蓄積領域と、該蓄積される光生成キャリアの極性ととは逆極性の第1及び第2の半導体領域により形成された第1及び第2の主電極領域と、前記電荷蓄積領域の電位を容量結合により制御する制御電極とで構成され、非選択時には前記制御電極に第1の所定の電圧を印加することにより前記第1及び第2の主電極領域間に流れる電流をカットオフさせると共に、選択時には前記制御電極に第2の所定の電圧を印加することにより前記電荷蓄積領域に蓄積された前記光生成キャリアの電荷に依存した電気信号を前記第1及び第2の主電極領域間に発生させ、前記入射光の強度を検出することが可能な光電変換素子を画素として用いた固体撮像装置において、前記第1及び第2の主電極領域間の一部に、該第1及び第2の半導体領域と同極性の不純物領域により形成した第3の半導体領域を設けると共に、前記第1の所定の電圧を前記制御電極に印加する際には前記第3の半導体領域は空乏化し、且つ前記第2の所定の電圧を前記制御電極に印加した場合には、前記第3の半導体領域の一部又は全体が電荷中性状態となるように構成するものである。

【0011】このように構成した固体撮像装置においては、電荷蓄積領域を広げても該電荷蓄積領域の一部には第3の半導体領域を設けているため、その第3の半導体領域によりチャネル長さは最適な長さに制御でき、また選択時（信号読み出し時）の電荷蓄積容量の増大を防止することができる。また非選択時（電荷蓄積時）には、第3の半導体領域は空乏化され、第3の半導体領域内で発生した光生成キャリアも光信号として集めることが可能となり、光学的開口率を向上させると共に光電変換の

感度を増大させることが可能となる。更に出力特性においては、選択時にはチャネル長が最適な長さに制御されるため大きな信号電流が得られ、一方、画素の出力をカットオフする非選択時には第3の半導体領域は空乏化しているため実効的なチャネル長は長くなり、カットオフ特性が向上する。それにより画素を駆動するパルスの振幅を小さくすることが可能となり、消費電力を低減できると共に、駆動回路の設計の容易化を図ることができる。

【0012】

【実施例】次に実施例について説明する。図1は本発明をCMDを画素として用いた固体撮像装置に適用した第1実施例の一面素部分を示す図で、図1の(A)は表面側から見た平面図であり、図1の(B)は図1のA-A'間の断面図である。本実施例によるCMDは、p型基板1上に成長させたn⁻チャネル層2内にn⁺ソース領域3とn⁺ドレイン領域4を形成し、n⁺ソース領域3とn⁺ドレイン領域4の間にゲート酸化膜5を介してゲート電極6を形成する。そして、このゲート電極6下のドレイン領域4側にnチャネル長制御領域7を形成している。このチャネル長制御領域7の表面不純物濃度は、ゲート電極6に負バイアスを印加したとき空乏化しやすい $10^{16} \sim 10^{17} \text{ cm}^{-3}$ 程度に設定する。

【0013】次に、このように構成されているCMDのゲート電極に電圧を印加したときの動作について、図2を用いて説明する。図2の(A)は、CMDのゲート電極6に読み出し時の電圧（約-1.5 V）を印加した場合の、空乏層8の広がりや信号電流の電流経路9を示している。同様に図2の(B)はゲート電極6に電荷蓄積時における電圧（約-6 V）を印加したときの空乏層8の広がりを示しており、このときCMDはピンチオフしているため信号電流は流れない。

【0014】まず、図2の(A)に示した読み出し時の空乏層8の広がりやチャネル電流の経路9について説明する。信号読み出し時のゲート電圧は約-1.5 Vであり、ドレイン領域4とゲート電極6との間の電位差が小さいため、チャネル長制御領域7は表面近傍のみが空乏化し、それ以外の部分は電荷中性状態となつて残る。したがって実効的にドレイン領域4が、チャネル長制御領域7の部分だけソース領域3の方向に伸びることになり、実効的にチャネル長はゲート長 L_g に対して短くなる。実効的なチャネル長は、ゲート電極6のソース領域3側の端からチャネル長制御領域7までの長さ L_c によって決定される。すなわち L_c の長さを固定しておけば、CMDの電気的特性を変えずにゲート長 L_g を長くすることができる。

【0015】次に、図2の(B)に示した電荷蓄積時の空乏層8の広がりについて説明する。電荷蓄積時には、ゲート電極6に大きな逆電圧（約-6 V）が印加されている。このときチャネル長制御領域7は強い逆バイアス

により全面的に空乏化され、ゲート電極下全域が光電変換領域となる。すなわち光学的開口率はゲート長 L_g により決定される。

【0016】以上説明したように、本実施例によるCMDにおいては、光学的開口部の面積を増大させるためにゲート長 L_g を長くしても、チャネル長が変化しないように構成できるため電気的特性を保持することができる。更に読み出し状態において、蓄積されている正孔はソース領域3寄りの部分に押しつけられるため、正孔蓄積部の容量も増大することなく保持される。したがって、蓄積正孔数に対する感度を落とさずに、光学的開口部を広げることが可能になり、CMDの感度を大幅に向上させることができる。

【0017】次に、電気的特性に関する改善効果について説明する。図3は本実施例によるCMDのソース電流(I_s)対ゲート電圧(V_g)特性aと、従来のCMDの特性bとを併せて示したものである。図3に示した $I_s - V_g$ 特性は、信号読み出しを行う電圧(V_g が約-1.5V)での信号電流が、本実施例のCMDと従来のCMDとでほぼ等しくなるように設計されたものに基づいて得られたものである。本実施例によるCMDは、従来のCMDより高いゲート電圧でソース電流がカットオフされる。この理由は、前述したように信号読み出し時には、チャネル長はソース領域3とチャネル長制御領域7との距離 L_c となるが、ゲート電圧を低くしていくにしたがってチャネル長制御領域7は徐々に空乏化し、実効的なチャネル長が増大することによってソース電流の減少が加速されるためである。従来のCMDでは、ソース領域もドレイン領域も高い不純物濃度領域により形成されているため、実効的なチャネル長はゲート電圧に因らず一定となっている。したがって、従来のCMDと比較すると、本実施例によるCMDは、チャネル長が変化することによりカットオフ特性が向上するものである。

【0018】図4に本発明の第2実施例を示す。図4の(A)は第2実施例の平面図で、図4の(B)は図4の(A)のA-A'線に沿った断面図であり、図1に示した第1実施例と同一又は対応する部材には同一符号を付して示している。本実施例では、CMDのゲート電極6の一部を広げ、その広げた部分6aのゲート電極下に前記チャネル長制御領域7を形成するものである。更に広げたゲート電極部分6aに焦点10aがくるようにマイクロレンズ10を形成している。このように構成したCMDは電気的特性及び蓄積正孔数に対する感度は保持したままで、従来のCMDと比較して光学的開口部の一部の幅を広くしたことになる。この幅の広い部分にマイクロレンズ10の焦点を合わせることで、レンズ設計及びレンズの合わせ精度などの制約が緩和され、マイクロレンズの設計、製造が容易になると共に光学的特性を安定させることができる。

【0019】上記各実施例においては、CMDを画素として用いた固体撮像装置に本発明を適用したものを示したが、本発明はこれに限るものではなく、FPGAやBCMD等の光生成電荷の蓄積部が出力信号の制御部を兼ね、且つ主電極が半導体表面に設けられている光電変換素子を画素として用いた固体撮像装置にも適用することができ、同様な効果が得られる。

【0020】

【発明の効果】以上実施例に基づいて説明したように、本発明によれば、第1及び第2の半導体領域間の電荷蓄積領域の一部に第1及び第2の半導体領域と同極性の第3の半導体領域を設けると共に、非選択時の第1の所定電圧を制御電極に印加する際には第3の半導体領域は空乏化し、且つ選択時の第2の所定電圧を制御電極に印加した場合には第3の半導体領域の一部又は全体が電荷中性状態となるように構成したので、電荷蓄積領域を広げても第3の半導体領域によりチャネル長さは最適な長さに制御でき、また選択時の電荷蓄積容量の増大を防止することができる。また非選択時には第3の半導体領域は空乏化され、第3の半導体領域内で発生した光生成キャリアも光信号として集めることが可能となり、光学的開口率を向上させると共に光電変換の感度を増大させることができる。またゲート電極の形状を任意に設定することが可能となり、光電変換素子の設計の自由度が向上する。更に出力特性においては、選択時にはチャネル長が最適な長さに制御されるため大きな信号電流が得られ、一方、画素の出力をカットオフする非選択時には、第3の半導体領域は空乏化しているため、実効的なチャネル長は長くなり、カットオフ特性が向上し、画素の駆動パルスの振幅を小さくすることが可能となり、消費電力を低減できると共に駆動回路の設計の容易化を図ることができる。

【図面の簡単な説明】

【図1】本発明に係る固体撮像装置の第1実施例を示す平面図及び断面図である。

【図2】図1に示した第1実施例の動作を説明するための空乏層の拡がりを示す図である。

【図3】図1に示した第1実施例及び従来例のソース電流・ゲート電圧特性を示す図である。

【図4】本発明の第2実施例を示す平面図及び断面図である。

【図5】従来のCMDの構成を示す平面図及び断面図である。

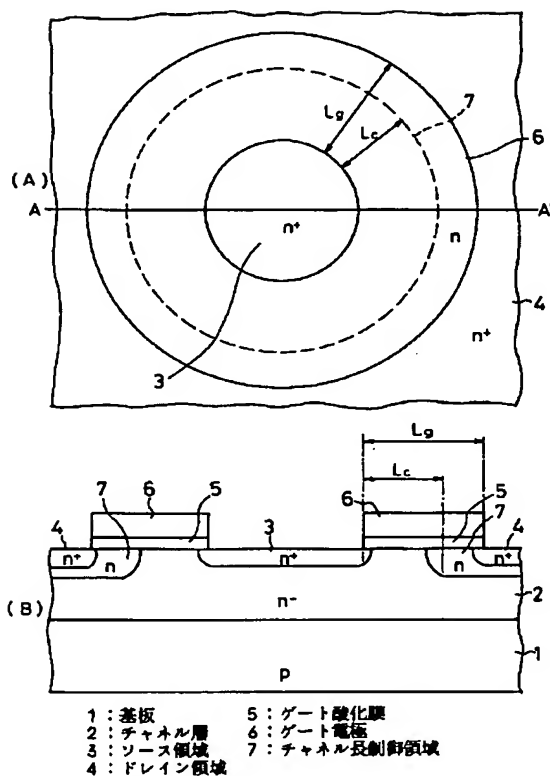
【符号の説明】

- 1 基板
- 2 チャネル層
- 3 ソース領域
- 4 ドレイン領域
- 5 ゲート絶縁膜
- 6 ゲート電極

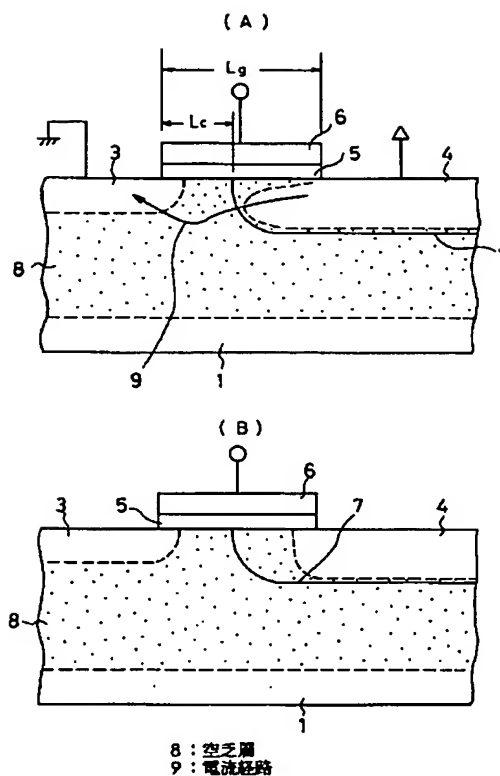
7 チャネル長制御領域
8 空乏層

9 電流経路
10 マイクロレンズ

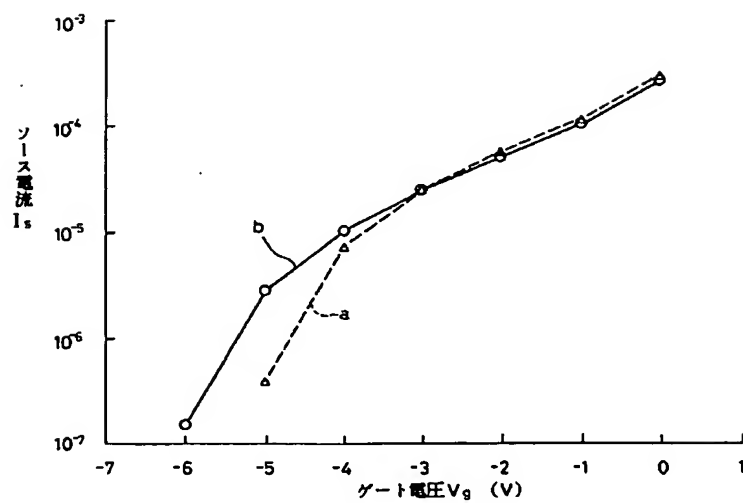
【図1】



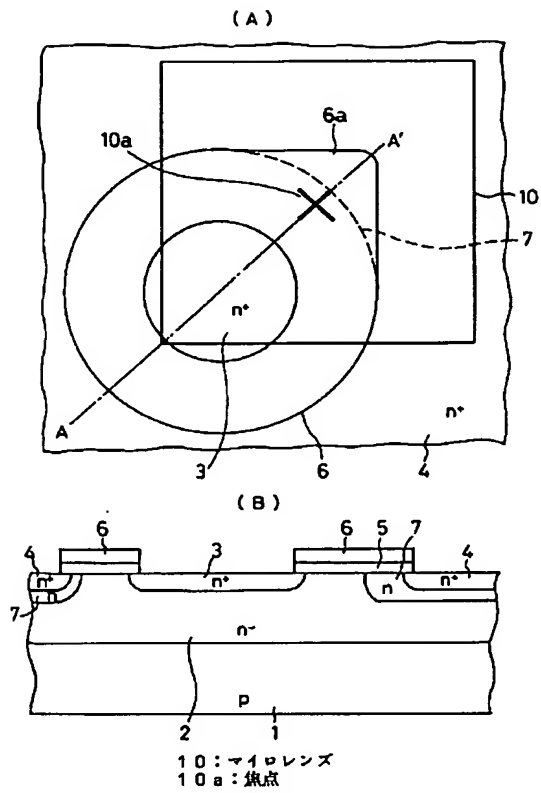
【図2】



【図3】



【図4】



【図5】

